

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2005-099806
 (43)Date of publication of application : 14.04.2005

S

(51)Int.CI. G09G 3/36
 G02F 1/133
 G09G 3/20

(21)Application number : 2004-279361
 (22)Date of filing : 27.09.2004

(71)Applicant : SAMSUNG ELECTRONICS CO LTD
 (72)Inventor : BUN SHOKAN
 BOKU SHINKAKU
 BUN KAISHOKU
 KIM SANGSOO

(30)Priority

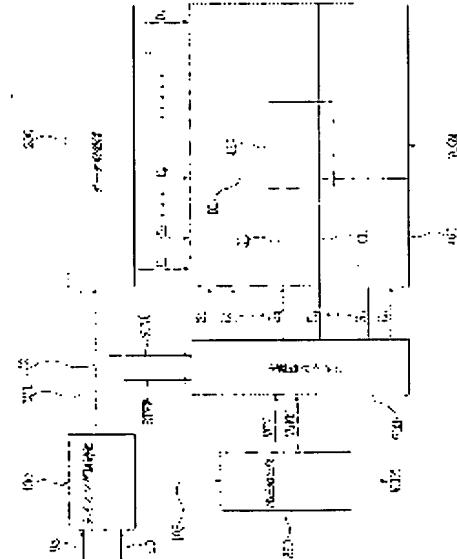
Priority number : 2003 200366490 Priority date : 25.09.2003 Priority country : KR

(54) SCAN DRIVER, DISPLAY DEVICE HAVING THE SAME AND ITS DRIVE METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a scan driver for improving moving picture display characteristics, a display device having the same and its drive method.

SOLUTION: A display panel is equipped with many pixels having first switching elements and second switching elements connected to deletion lines and data lines. A data drive part outputs an image signal to the data line. A scan drive part outputs a first control signal to a scan line, charges the image signal to the pixel via the first switching element, outputs a second control signal to the deletion line and discharges the image signal charged to the pixel, via the second switching element. Thus, the moving picture display characteristics of the scan driver to be employed in the display device is improved.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

Best Available Copy

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

【特許請求の範囲】

【請求項 1】

画素に画像信号を出力して前記画素に充電させるように制御する第1制御信号を、前記画素に結合された少なくとも一つのスキャンラインに出力する第1駆動部と、

前記画素に出力される画像信号を放電させるように制御する少なくとも一つの第2制御信号を、前記画素に結合された消去ラインに出力する第2駆動部と、

を含むスキャンドライバー。

【請求項 2】

前記第1制御信号及び第2制御信号は、互いに異なる開始信号に同期して出力されることを特徴とする請求項1記載のスキャンドライバー。 10

【請求項 3】

前記第1駆動部及び第2駆動部は、1フレーム周期内で前記第1制御信号及び第2制御信号をそれぞれ出力することを特徴とする請求項1記載のスキャンドライバー。

【請求項 4】

前記第2制御信号は、前記第1制御信号が出力された後、1/2フレーム期間後に出力されることを特徴とする請求項3記載のスキャンドライバー。

【請求項 5】

前記第2駆動部は、1フレーム周期内で前記第1制御信号が出力された後、少なくとも2つ以上の第2制御信号を出力することを特徴とする請求項1記載のスキャンドライバー。 20

【請求項 6】

前記画素は、

スイッチング素子と、

液晶を誘電体として有する液晶キャパシタと、

を含むことを特徴とする請求項1記載のスキャンドライバー。

【請求項 7】

前記第1駆動部及び第2駆動部は、

シフトレジスタと、

レベルシフターと、

出力バッファーと、

をそれぞれ含むことを特徴とする請求項1記載のスキャンドライバー。 30

【請求項 8】

複数のスキャンラインと、複数のデータラインと、複数の消去ラインと、前記スキャンラインとデータラインとに連結された第1スイッチング素子と、前記消去ライン及びストレージキャパシタに連結された第2スイッチング素子とを有する画素を複数個具備するディスプレイパネルと、

前記データラインに画像信号を出力するデータ駆動部と、

前記スキャンラインに第1制御信号を出力して前記第1スイッチング素子を制御して前記画像信号を前記画素に充電させ、前記消去ラインに第2制御信号を出力して前記画素に充電された画像信号を前記第2スイッチング素子を経由して放電させるスキャン駆動部と 40

を含む表示装置。

【請求項 9】

前記スキャン駆動部は、前記第1制御信号を前記スキャンラインに出力する第1駆動部と、前記第2制御信号を前記消去ラインに出力する第2駆動部とを含み、前記第1駆動部及び第2駆動部は、延性回路基板又は前記ディスプレイパネル上に形成されたことを特徴とする請求項8記載の表示装置。

【請求項 10】

前記ディスプレイパネルは、一端が前記第1スイッチング素子に連結された液晶キャパシタを含む液晶ディスプレイパネルであることを特徴とする請求項8記載の表示装置。 50

【請求項 1 1】

前記スキャン駆動部は、1フレーム周期内で互いに異なる開始信号に同期して前記第1制御信号及び第2制御信号を出力することを特徴とする請求項8記載の表示装置。

【請求項 1 2】

前記第2駆動部は、1フレーム周期内で前記第1制御信号が出力された後、少なくとも2つ以上の第2制御信号を出力することを特徴とする請求項11記載の表示装置。

【請求項 1 3】

前記スキャン駆動部は、

前記ディスプレイパネルの一側領域に形成された第1画素に前記第1制御信号を前記スキャンラインに出力する第1駆動部と、前記第1画素に前記第2制御信号を前記消去ラインに出力する第2駆動部とを具備する第1スキャン駆動部と、

前記ディスプレイパネルの他側領域に形成された第2画素に第3制御信号を前記スキャンラインに出力して前記画像信号を前記第2画素に充電させる第3駆動部と、前記第4制御信号を前記消去ラインに出力して前記第2画素に充電された画像信号を放電させる第4駆動部とを具備する第2スキャン駆動部と、
を含むことを特徴とする請求項8記載の表示装置。

【請求項 1 4】

前記スキャン駆動部は、

奇数番目のスキャンラインに連結された第1画素に前記第1制御信号を出力する第1駆動部と、前記第1画素に前記第2制御信号を出力する第2駆動部とを具備する第1スキャン駆動部と、

偶数番目のスキャンラインに連結された第2画素に第3制御信号を出力して前記画像信号を前記第2画素に充電させる第3駆動部と、前記第2画素に第4制御信号を出力して前記第2画素に充電された画像信号を放電させる第4駆動部とを具備する第2スキャン駆動部と、

を含むことを特徴とする請求項8記載の表示装置。

【請求項 1 5】

複数のスキャンラインと、複数のデータラインと、複数の消去ラインと、前記スキャンラインとデータラインと消去ラインとに連結された画素を複数個具備するディスプレイパネルと、

前記データラインに画像信号を出力するデータ駆動部と、

奇数番目のスキャンラインに連結された第1画素に第1制御信号を出力して前記画像信号を前記第1画素に充電させる第1駆動部と、前記第1画素に第2制御信号を出力して前記第1画素に充電された画像信号を放電させる第2駆動部とを具備する第1スキャン駆動部と、

偶数番目のスキャンラインに連結された第2画素に画像信号記入のための第3制御信号を出力して前記画像信号を前記第2画素に充電させる第3駆動部と、前記第2画素に第4制御信号を出力して前記第2画素に充電された画像信号を放電させる第4駆動部とを具備する第2スキャン駆動部と、

を含む表示装置。

【請求項 1 6】

前記第1スキャン駆動部は、1フレーム周期内の互いに異なるタイミング信号に同期して前記第1制御信号と第2制御信号とを出力し、

前記第2スキャン駆動部は、1フレーム周期内の互いに異なるタイミング信号に同期して前記第3制御信号と第4制御信号とを出力し、

前記第1制御信号と第3制御信号は、互いに異なるタイミング信号に同期して出力されることを特徴とする請求項15記載の表示装置。

【請求項 1 7】

前記第1スキャン駆動部は、1フレーム内の互いに異なるタイミング信号に同期して前記第1制御信号及び第2制御信号を出力し、

10

20

30

40

50

前記第2スキャン駆動部は、1フレーム内の互いに異なるタイミング信号に同期して前記第3制御信号及び第4制御信号を出力し、

前記第2制御信号及び第4制御信号は、互いに異なるタイミングに同期して一つ以上出力されることを特徴とする請求項15記載の表示装置。

【請求項18】

複数のスキャンラインと、複数のデータラインと、複数の消去ラインと、前記スキャンラインとデータラインと消去ラインとに連結された画素とを複数個具備する表示装置の駆動方法にあって、

前記スキャンラインに出力される第1制御信号に応答して前記データラインに出力される画像信号を前記画素に充電させる段階と、

前記消去ラインに出力される第2制御信号に応答して前記画素に充電された画像信号を放電させる段階と、

を含む表示装置の駆動方法。

【請求項19】

前記第1制御信号及び第2制御信号は、1フレーム周期内で出力されることを特徴とする請求項18記載の表示装置の駆動方法。

【請求項20】

前記第2制御信号は、1フレーム周期内で一つ以上出力されることを特徴とする請求項18記載の表示装置の駆動方法。

【請求項21】

複数の画素と、前記画素に結合された複数のデータラインと、複数のスキャンラインと、複数の消去ラインとで構成された表示装置を駆動するためのスキャンドライバーであつて、

第1制御信号を、前記複数のスキャンラインのうち少なくとも一つに出力して、前記画素のうち少なくとも一つの画素に画像信号が充電されるように制御する第1駆動部と、

少なくとも一つの第2制御信号を前記複数の消去ラインのうち少なくとも一つに出力して、前記充電された画像信号を放電されるように制御する第2駆動部と、

を含むスキャンドライバー。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は、スキャンドライバーと、これを有する表示装置及びその駆動方法に関する。

【背景技術】

【0002】

CRTは、走査される電子線の強さを調節して輝度を制御する。一方、液晶表示装置は、光源から発生する光の強さを制御して画面の輝度を制御する。

【0003】

技術が発達されるにつれて、停止画像を表示する技術のみならず、動画を表示する技術が脚光を浴びている。

【発明の開示】

40

【発明が解決しようとする課題】

【0004】

各種ディスプレイ媒体として用いられる液晶表示装置によって動画を表示する際、一つのフレーム周期より液晶の応答速度が遅いため、液晶に充電された電圧（例えば、画像信号又はデータ電圧）を1フレームの間維持した後、次のフレームで新しい電圧を印加すると、画面上に残像が生じてしまうという問題点がある。

【0005】

そこで、本発明の目的は、表示特性を改善するためのスキャンドライバーを提供し、このスキャンドライバーを有する表示装置およびその駆動方法を提供することにある。

【課題を解決するための手段】

50

【0006】

本発明の実施例によると、スキャンドライバーは、第1駆動部及び第2駆動部を含む。前記第1駆動部は、画素に画像信号を出力して前記画素に充電させるように制御する第1制御信号を、前記画素に結合された少なくとも一つのスキャンラインに出力する。前記第2駆動部は、前記画素に出力される画像信号を放電させるように制御する少なくとも一つの第2制御信号を、前記画素に結合された消去ラインに出力する。つまり、表示装置に採用されるスキャン駆動部にディスプレイパネルの画素を活性化させる記入部と、前記画素を非活性化させる消去部とを具備させることにより、表示装置の動画表示特性を向上させることができる。

【0007】

10

前記第1制御信号及び第2制御信号は、互いに異なる開始信号に同期して出力される。

【0008】

前記第1駆動部及び第2駆動部は、1フレーム周期内で前記第1制御信号及び第2制御信号をそれぞれ出力する。

【0009】

前記第2制御信号は、前記第1制御信号が出力された後、1/2フレーム期間後に20出力される。これにより、動画の表示に適合したインパルス波形を形成することができる。

【0010】

前記第2駆動部は、1フレーム周期内で前記第1制御信号が出力された後、少なくとも2つ以上の第2制御信号を出力する。これにより、前記画素に充電されたデータ電圧の放電速度を加速し、表示装置の動画表示特性を向上させることができる。

【0011】

前記画素は、スイッチング素子、液晶を誘電体として有する液晶キャパシタとを含む。

【0012】

前記第1駆動部及び第2駆動部は、シフトレジスタと、レベルシフターと、出力バッファーとをそれぞれ含む。

【0013】

本発明の他の実施例によると、表示装置は、複数のスキャンラインと、複数のデータラインと、複数の消去ラインと、前記スキャンラインとデータラインとに連結された第1スイッチング素子と、前記消去ライン及びストレージキャパシタに連結された第2スイッチング素子とを有する画素を複数個具備するディスプレイパネル、前記データラインに画像信号を出力するデータ駆動部、前記スキャンラインに第1制御信号を出力して前記第1スイッチング素子を制御して前記画像信号を前記画素に充電させ、前記消去ラインに第2制御信号を出力して前記画素に充電された画像信号を前記第2スイッチング素子を経由して放電させるスキャン駆動部を含む。これにより、表示装置の動画表示特性を向上させることができる。

30

【0014】

前記スキャン駆動部は、前記第1制御信号を前記スキャンラインに出力する第1駆動部と、及び前記第2制御信号を前記消去ラインに出力する第2駆動部とを含み、前記第1駆動部及び第2駆動部は、延性回路基板又は前記ディスプレイパネル上に形成される。ディスプレイパネルのサイズを小さくすることができ、スキャンドライバーが搭載されたドライバーICをディスプレイパネルに付着する工程数を減らすことができる。これにより製造費用を節減が実現する。

40

【0015】

前記ディスプレイパネルは、一端が前記第1スイッチング素子に連結された液晶キャパシタを含む液晶ディスプレイパネルであることを特徴とする。

【0016】

また、前記スキャン駆動部は、1フレーム周期内で互いに異なる開始信号に同期して前記第1制御信号及び第2制御信号を出力することを特徴とする。

【0017】

50

前記第2駆動部は、1フレーム周期内で前記第1制御信号が出力された後、少なくとも2つ以上の第2制御信号を出力する。これにより、動画の表示に適合したインパルス波形を形成することができる。

【0018】

前記スキャン駆動部は、前記ディスプレイパネルの一側領域に形成された第1画素に前記第1制御信号を前記スキャンラインに出力する第1駆動部と、前記第1画素に前記第2制御信号を前記消去ラインに出力する第2駆動部とを具備する第1スキャン駆動部と、前記ディスプレイパネルの他側領域に形成された第2画素に第3制御信号を前記スキャンラインに出力して前記画像信号を前記第2画素に充電させる第3駆動部と、前記第4制御信号を前記消去ラインに出力して前記第2画素に充電された画像信号を放電させる第4駆動部とを具備する第2スキャン駆動部と、を含む。これにより、スキャンラインや消去ラインの配線を減らすことができるので、大型な表示装置にも適用することができる。
10

【0019】

また、本発明の表示装置における前記スキャン駆動部は、奇数番目のスキャンラインに連結された第1画素に前記第1制御信号を出力する第1駆動部と前記第1画素に前記第2制御信号を出力する第2駆動部とを具備する第1スキャン駆動部と、偶数番目のスキャンラインに連結された第2画素に第3制御信号を出力して前記画像信号を前記第2画素に充電させる第3駆動部と前記第2画素に第4制御信号を出力して前記第2画素に充電された画像信号を放電させる第4駆動部とを具備する第2スキャン駆動部と、を含む。
20

【0020】

また、本発明の表示装置は、複数のスキャンラインと、複数のデータラインと、複数の消去ラインと、前記スキャンラインとデータラインと消去ラインとに連結された画素を複数個具備するディスプレイパネル、前記データラインに画像信号を出力するデータ駆動部、奇数番目スキャンラインに連結された第1画素に第1制御信号を出力して前記画像信号を前記第1画素に充電させる第1駆動部と、前記第1画素に第2制御信号を出力して前記第1画素に充電された画像信号を放電させる第2駆動部とを具備する第1スキャン駆動部、偶数番目スキャンラインに連結された第2画素に画像信号記入のための第3制御信号を出力して前記画像信号を前記第2画素に充電させる第3駆動部と、前記第2画素に第4制御信号を出力して前記第2画素に充電された画像信号を放電させる第4駆動部とを具備する第2スキャン駆動部を含む。これにより、表示装置の動画表示特性を向上させることができ。30

【0021】

本発明の表示装置は、前記第1スキャン駆動部は、1フレーム周期内の互いに異なるタイミング信号に同期させて前記第1制御信号及び第2制御信号を出力し、前記第2スキャン駆動部は、1フレーム周期内の互いに異なるタイミング信号に同期させて前記第3制御信号及び第4制御信号を出力し、前記第1制御信号と第3制御信号は、互いに異なるタイミング信号に同期させて出力される。
40

【0022】

本発明の表示装置は、前記第1スキャン駆動部は、1フレーム内の互いに異なるタイミング信号に同期させて前記第1制御信号及び第2制御信号を出力し、前記第2スキャン駆動部は、1フレーム内の互いに異なるタイミング信号に同期させて前記第3制御信号及び第4制御信号を出力し、前記第2制御信号及び第4制御信号は、互いに異なるタイミング信号に同期させて一つ以上出力される。

【0023】

又、本発明の他の実施例によると、複数のスキャンラインと、複数のデータラインと、複数の消去ラインと、前記スキャンラインとデータラインと消去ラインとに連結された画素を複数個具備する表示装置の駆動方法において、前記駆動方法は、前記スキャンラインに出力される第1制御信号に応答して前記データラインに出力される画像信号を前記画素に充電させる段階、前記消去ラインに出力される第2制御信号に応答して前記画素に充電された画像信号を放電させる段階を含む。
50

【0024】

本発明の表示装置の駆動方法は、前記第1制御信号及び第2制御信号は、1フレーム周期内で出力される。

【0025】

本発明の表示装置の駆動方法は、前記第2制御信号は、1フレーム周期内で一つ以上出力される。これにより、前記画素に充電されたデータ電圧の放電速度を加速することができる。

【0026】

また、本発明のスキャンドライバーは、複数の画素と、前記画素に結合された複数のデータラインと、複数のスキャンラインと複数の消去ラインとで構成された表示装置を駆動するためのスキャンドライバーであって、第1制御信号を、前記複数のスキャンラインのうち少なくとも一つに出力して、前記画素のうち少なくとも一つの画素に画像信号が充電されるように制御する第1駆動部と、少なくとも一つの第2制御信号を前記複数の消去ラインのうち少なくとも一つに出力して前記充電された画像信号を放電させるように制御する第2駆動部と、を含む。
10

【発明の効果】

【0027】

本発明のスキャンドライバーとこれを有する表示装置及びこの駆動方法は、スキャン駆動部はディスプレイの画素を活性化させる記入部と画素を非活性化させる消去部とを有する。これにより表示装置の動画表示特性が向上させることができる。
20

【発明を実施するための最良の形態】

【0028】

以下、通常の知識を有する者が本発明を容易に実施できるように、実施例について図を用いて詳細に説明する。

<一般的な表示装置>

[構造と作用と問題点]

液晶表示装置は、走査信号を伝達する多数のゲートラインと、前記ゲートラインに交差して形成されてデータ電圧を伝達するデータラインとを含む。又、前記液晶表示装置は、前記したゲートラインとデータラインによって囲まれた領域に形成され、それぞれゲートラインとデータラインとスイッチング素子とを通じて連結される行列形態の多数の画素 (30 pixel) を含む。

【0029】

前記液晶表示装置に具備される各画素は、液晶を誘電体として有するキャパシタ、即ち、液晶キャパシタでモデリングすることができる。図1は、液晶表示装置での単位画素を説明するための等価回路図であり、図2及び図3は、図1の単位画素の動作を説明するための波形図である。

【0030】

図1、図2、及び図3を参照すると、液晶表示装置の各画素は、データラインDLとスキャンラインSLにそれぞれ第1電極と制御電極が連結されるスイッチング素子Qと、前記スイッチング素子Qの第2電極と共通電圧VCOMとの間に連結される液晶キャパシタCLCと、スイッチング素子Qの第2電極に連結されるストレージキャパシタCSTとを含む。そして、前記スイッチング素子Qは、薄膜トランジスタ (Thin Film Transistor: 以下、TFT) である。
40

【0031】

動作時、スキャンラインSLにゲートオン信号GONが印加されてスイッチング素子Qがオンすると、データラインDLに供給されたデータ電圧がスイッチング素子Qを通じて各画素電極(図示せず)に印加される。

【0032】

そうすると、各画素電極に印加される画素電圧と共通電圧VCOMとの電圧差により生じる電界が液晶(図1では、等価的に液晶キャパシタCLCで示した)に印加されて、前
50

記液晶キャパシタCLCを充電させる。そして、液晶キャパシタCLCに印加される電圧の大きさに対応して、光の透過量が調節される。この際、画素電圧は1フレーム間維持され、図1におけるストレージキャパシタCSTは、画素電極に印加された画素電圧を維持するために補助的に使用される。

【0033】

一方、液晶表示装置の反応速度は、液晶物質の応答時間に主に依存する。動画を表示する場合は、 $20\mu s$ より小さい1Hという短い時間で液晶キャパシタCLCに電荷を供給しなければならない。通常、液晶キャパシタCLCの応答時間は数ミリ秒である。よって、この液晶キャパシタCLCが $20\mu s$ 以下の応答時間で電荷を供給するのは非常に難しい。このために、残像が発生される。

【0034】

具体的に、数msの応答速度を有する液晶キャパシタCLCに数十 μs 間電荷量を供給するということは、液晶キャパシタCLCの初期容量に相当する電荷量を供給することに値する。ここでいう初期容量値とは、現在液晶キャパシタCLCに印加されている電圧と、現在のすぐ前に液晶キャパシタCLCに印加していた電圧との電圧差により決定される。従って、この電圧差が思うような電圧差ではない場合は、1Hという非常に短い時間内に要求するような電圧差に至らなければならない。さらには、要求する電圧差にするには、複数回のフレームが必要である。よって、これらを満たすことは非常に難しい問題となる。

【0035】

このような液晶キャパシタCLCの初期容量値と反応速度との問題を解決するような、画素に供給される電圧目標値（データ電圧の目標値）より高い電圧を印加する方式がある。

【0036】

しかし、このような方式を適用するためには、別のフレームメモリを使用しなければならず、駆動回路が複雑になる問題点がある。又、補正用ルックアップテーブルの使用のために、液晶セルギャップ等の液晶キャパシタ特性値が製造工程上の理由によって変わる場合には、適切に対応するのが困難な問題点がある。

【0037】

又、1フレーム以後には輝度を安定化させることができるが、1フレームが経過する以前には、輝度安定化時間に達成せず、TV等のように動画を表示する製品では、表示特性が悪いという問題点がある。

【0038】

動画表示特性の改善のために、例えば、インパルス型表示方法が用いられる。インパルス型表示方法とは、周期的に黒画像を挿入して、各画素から放出される光を周期的に遮断させる方法である。いわば、映写機の原理を液晶表示装置に適用したものである。

【0039】

インパルス型表示方法についての一例としては、バックライトを周期的に遮断する方法と、画素に周期的に黒画像を挿入する方法がある。しかし、前記したような方法は、まだ技術的な問題が残っている。

【0040】

バックライトを遮断する方法では、60Hz（周期は 16.7msec ）のフレーム周波数で120Hz（周期は 8.33msec ）以内に画面全体の画素を高速に挿入し、残りの 8.33msec 間はバックライトの駆動を遮断することになる。しかし、このような方法は、高速点滅が可能なLEDバックライトを必要とする。勿論、前記LEDバックライトが具備されても、液晶キャパシタの特性上、スキャン方向に同一階調表示特性が変わって上下輝度差が感じられるので、輝度均一性に問題がある。これは、OCB（Optically Compensated Bend）モード等を適用した高速液晶の必要性を強調している。

【0041】

10

20

30

40

50

又、黒画像を記入する方法は、60 Hz (周期は16.7 msec) のフレーム周波数で、120 Hz (周期は8.35 msec) 以内に画面全体の画素を高速に挿入し、残りの8.35 msec間に黒画像を挿入することになる。

【0042】

しかし、このような方法は、高速にスキャンしなければならぬので、画素の充電時間が足りなく、大型で高解像度を有する液晶表示装置には適合しない。その理由は、解像度と関係なくほぼ固定的なゲート遅延時間だけ、液晶キャパシタの充電時間が短くなるが、120 Hz 駆動による1/2 Hで充電可能時間が減少しても、ゲート信号遅延はそのままなので、画素充電時間が急激に減少するためである。そして、高速でフレームメモリを管理しなければならない不便がある。以上の理由によって、液晶表示装置で動画を表示するためのインパルス応答機能を有する表示方法が現実化されていない。10

【0043】

本発明は、このような点を解決したものである。例えば、60 Hz (周期は16.7 msec) のフレーム周波数で120 Hz (周期は8.35 msec) 以内に画面全体の画素に画像信号を高速で充電させ、残りの8.35 msec間に、挿入された画素に蓄積された画像信号を出力させる方法を通じて、動画を表示するためのインパルス応答機能を有する表示方式を提案する。

<第一実施例>

【液晶表示装置】

次に、本発明の第一実施例による液晶表示装置を、図を用いて詳細に説明する。図4は 20 本発明の第一実施例による液晶表示装置を説明するための図である。特に、液晶パネルの一側に一つのスキャンドライバーが具備された液晶表示装置を図示する。

【0044】

図4を参照すると、本発明の第一実施例による液晶表示装置は、タイミング制御部100と、データ駆動部200と、電圧発生部300と、液晶パネル400と、スキャン駆動部500とを含む。10

【0045】

タイミング制御部100は、第1画像信号98とこの出力のための第1タイミング信号99とを外部から提供され、第2画像信号101と前記第2画像信号101の出力のための第2タイミング信号102とをデータ駆動部200に提供する。また、第3タイミング信号103を電圧発生部300に提供し、記入開始信号STVW及び消去開始信号STVCをスキャン駆動部 (又は、スキャンドライバー) 500に提供する。30

【0046】

データ駆動部200は、タイミング制御部100より第2タイミング信号102と前記第2画像信号101とを提供される。そして、データ駆動部200は、前記第2タイミング信号102に基づいて前記第2画像信号101をアナログ変換し、変換されたアナログ信号を画像信号として複数のデータラインDLを通じて液晶パネル400に出力する。

【0047】

電圧発生部300は、タイミング制御部100より第3タイミング信号103を入力され、ゲートオン電圧VONとゲートオフ電圧VOFFとをスキャン駆動部400に出力する。また、共通電極電圧VCOMを液晶パネル400に提供する。40

【0048】

液晶パネル400は、複数のデータラインDLと、絶縁されてかつ前記データラインDLに交差される複数のスキャンラインSLと、絶縁されてかつ前記データラインDLに交差する複数の消去ラインCLと、前記データラインDLとスキャンラインSLと消去ラインCLとにより定義される領域に形成された単位画素410とを含む。

【0049】

スキャン駆動部500は、タイミング制御部100から提供される記入開始信号STVM及び消去開始信号STVC、CPV (図示せず) 、L/R (図示せず) 、電圧発生部300から提供されるゲートオン/オフ電圧VON、VOFF、バイアス電圧VDD、GN 50

Dに基づいて、前記画素を活性化させる記入信号 ($S_1, \dots, S_n, \dots, S_n$: nは1以上の正の整数) (第1制御信号に相当) を出力する活性部 (第1駆動部に相当) と、前記画素を非活性化させる消去信号 ($C_1, \dots, C_n, \dots, C_n$: nは1以上の正の整数) (第2制御信号に相当) を出力する非活性化部 (第2駆動部に相当) とを含む。ここで、前記CPVは、次のスキャンラインSLの選択を制御する信号であり、L/Rはスキャン駆動部500の記入部のシフトレジスタの出力方向を制御する信号である。

【0050】

具体的に、前記活性化部は、前記記入開始信号STVWに基づいて前記画素を活性化させる記入信号 ($S_1, \dots, S_n, \dots, S_n$) を、前記液晶パネル400のスキャンラインSLに出力する。前記非活性化部は、前記消去開始信号STVCに基づいて前記画素を非活性化させる消去信号 ($C_1, \dots, C_n, \dots, C_n$) を、前記液晶パネル400の消去ラインCLに出力する。尚、スキャンラインSLおよび消去ラインCLは1本以上である。

【0051】

例えば、前記記入信号 ($S_1, \dots, S_n, \dots, S_n$) のローレベルは、ゲートオフ電圧VOFFに対応するレベルであり、前記記入信号 ($S_1, \dots, S_n, \dots, S_n$) のハイレベルは、ゲートオン電圧VONに対応するレベルである。そして、前記消去信号 ($C_1, \dots, C_n, \dots, C_n$) のローレベルは、ゲートオフ電圧VOFFに対応するレベルであり、前記消去信号 ($C_1, \dots, C_n, \dots, C_n$) のハイレベルは、ゲートオン電圧VONに対応するレベルである。

【0052】

例えば、スキャン駆動部500は、印刷回路基板(図示せず)と、ドライバーIC(図示せず)とを搭載して、前記印刷回路基板と液晶パネル400のスキャンラインSLとの間に連結された延性印刷回路基板(図示せず)とで具現される。又、スキャン駆動部500は、前記した印刷回路基板(図示せず)を具備せず、ドライバーIC(図示せず)のみを搭載して液晶パネル400のスキャンラインSL間に連結された延性印刷回路基板(図示せず)で具現されることもできる。さらに、スキャン駆動部500は、前記した延性印刷回路基板(図示せず)を具備せず、半導体製造工程によって液晶パネル400上に直接具現されることもできる。尚、第1実施例では、前記した記入部と消去部とを有するスキャンドライバーをディスプレイパネルの一側に配置している。これにより、ディスプレイパネルのサイズを小さくすることができ、前記スキャンドライバーが搭載されたドライバーICをディスプレイパネルに付着する工程数を減らすことができる。また、製造費用を節減が実現する。

【0053】

動作時、液晶パネル400は、前記記入信号 ($S_1, \dots, S_n, \dots, S_n$) に応答して前記画像信号を充電して、前記消去信号 ($C_1, \dots, C_n, \dots, C_n$) に応答して前記画像信号を放電する。

[単位画素]

次に、前記した単位画素について、図5を参照して詳細に説明する。図5は、図4の液晶表示装置の単位画素を説明するための等価回路図である。

【0054】

図5に示すように、インパルス駆動のための液晶表示装置の単位画素410は、第1スイッチング素子QWと、第2スイッチング素子QCと、液晶キャパシタCLCと、ストレージキャパシタCSTとを含み、画像信号を伝達するデータラインDLと記入信号を伝達するスキャンラインSLと消去信号を伝達する消去ラインCLとにより定義される領域に形成される。

【0055】

前記第1スイッチング素子QWは、第1電極が前記画像信号を伝達するデータラインに連結され、制御電極が前記記入信号を伝達するスキャンラインに連結され、第2電極が液

晶キャパシタCLCの一端及びストレージキャパシタCSTの一端に連結される。動作時、前記記入信号が印加されるにつれて、第1スイッチング素子QWがオンされて前記第1スイッチング素子QWの第1電極を通じて伝達される画像信号を前記液晶キャパシタCLC及びストレージキャパシタCSTに充電する。

【0056】

前記液晶キャパシタCLCは、一端が前記第1スイッチング素子QWの第2電極に連結され、他端が共通電極電圧VCOMに連結される。動作時、液晶キャパシタCLCには前記画像信号と共通電極電圧間との電位差がかかり、この電位差と液晶キャパシタCLCの容量により得られる電荷を充電する。

【0057】

前記ストレージキャパシタCSTは、一端が前記第1スイッチング素子QWの第2電極及び液晶キャパシタCLCの一端に連結され、他端がストレージ電圧VSTに連結される。動作時、ストレージキャパシタCSTは、前記第1スイッチング素子QWを通じて伝達される画像信号を充電して、充電された電荷を1フレーム間液晶キャパシタCLCに提供する。

【0058】

前記第2スイッチング素子QCは、第1電極がストレージキャパシタCSTの一端に連結され、制御電極が消去ラインCLに連結され、第2電極がストレージキャパシタCSTの他端に連結される。動作時、第2スイッチング素子QCは、前記消去ラインCLを通じて消去信号($C_1, \dots, C_q, \dots, C_n$)が印加されるにつれてオンされて、前記液晶キャパシタCLC及びストレージキャパシタCSTに充電された画像信号を放電させて、前記液晶キャパシタCLC及びストレージキャパシタCSTがほぼストレージ電圧VSTレベルを有するようになる。

【0059】

前記記入信号($S_1, \dots, S_q, \dots, S_n$)が印加されるタイミングと前記消去信号($C_1, \dots, C_q, \dots, C_n$)が印加されるタイミングは、一定間隔を有する。例えば、活性化部より前記記入信号($S_1, \dots, S_q, \dots, S_n$)が印加された後、非活性化部より前記消去信号($C_1, \dots, C_q, \dots, C_n$)が印加されるが、これらは1フレーム周期内に行われる。例えば、60Hzのフレーム周波数の場合(1フレーム=16.7ms)、前記記入信号($S_1, \dots, S_q, \dots, S_n$)が1フレーム期間の半分に相応する8.35ms印加された後、前記消去信号($C_1, \dots, C_q, \dots, C_n$)が印加される。このように1フレームの初期区間で前記記入信号が印加されて該当画素にデータ電圧が充電された後、前記1フレームが終了される以前の一定区間で消去信号が印加されて前記画素に充電されたデータ電圧を放電させることにより、動画の表示に適合したインパルス波形を形成することができる。

【スキャン駆動部1】

次に、スキャン駆動部の第一例について、図6を用いて詳細に説明する。図6は、図4のスキャン駆動部の第一例を説明するための図である。

【0060】

図6を参照すると、本発明の第1実施例によるスキャン駆動部500-1は、記入信号($S_1, \dots, S_q, \dots, S_n$)を順次に出力して前記スキャンラインSLを動的にさせる記入部510(第1駆動部に相当)と、消去信号($C_1, \dots, C_q, \dots, C_n$)を順次に出力して前記消去ラインCLを動的にさせる消去部520(第2駆動部に相当)とを含む。記入部510は、第1シフトレジスタ512、第1レベルシフター514、及び第1出力バッファー516を一つのユニットとする多数のサブ記入部を含む。サブ記入部のそれぞれは、タイミング制御部100から提供されるCPV(図示せず)、L/R(図示せず)、電圧発生部300から提供されるゲートオン電圧VON、オフ電圧VOFF、バイアス電圧VDD(図示せず)、GNDに基づいて、液晶パネル400に具備されるスキャンラインSLを動的にさせる記入信号($S_1, \dots, S_q, S_{q+1}, \dots$)を順次に出力する。特に、一番目のサブ記入部は、タイミング制御部100から

提供される記入開始信号 S T V W に基づいて起動し、一番目の記入信号 S 1 を出力する。二番目以降のサブ記入部は、一番目のサブ記入部の動作に応答して二番目以降の記入信号 (S₂、...、S_q、S_{q+1}、...) を順次に出力する。

【0061】

消去部 520 は、第2シフトレジスタ 522、第2レベルシフター 524、及び第2出力バッファ 526 を一つのユニットとする多数のサブ消去部を含む。サブ消去部のそれぞれは、液晶パネル 400 に具備される消去ライン CL を動的にさせる消去信号 (C₁、...、C_q、C_{q+1}、...) を順次に出力する。特に、一番目のサブ消去部は、タイミング制御部 100 から提供される消去開始信号 S T V C に基づいて起動し、一番目の消去信号 C 1 を出力する。二番目以降のサブ消去部は、一番目のサブ消去部の動作に応答して二番目以降の消去信号 (C₂、...、C_q、C_{q+1}、...) を順次に出力する。

【0062】

以下、本発明による液晶パネル 400 の一つのデータラインに 1 つのフレームを単位として、ライトパルス (P W R T ; P u l s e _ W R i T e) が印加されてデータ電圧が充電される過程と、消去パルス (P C L R ; P u l s e _ C L e a R) が印加されてデータ電圧が放電される過程とを、波形図を参照して詳細に説明する。ここで、ライトパルス (P W R T ; P u l s e _ W R i T e) は、記入信号 (S₁、...、S_q、...、S_n) に対応しており、消去パルス (P C L R ; P u l s e _ C L e a R) は消去信号 (C₁、...、C_q、...、C_n) に対応している。

【0063】

図 7 と図 8 と図 9 は、図 4 のスキャン駆動部の動作の一例を説明するための波形図である。

【0064】

図 4 乃至図 9 を参照すると、1 フレーム内の記入区間 TW でライトパルス P W R T がスキャンライン S L に印加されると、前記スキャンライン S L は第1スイッチング素子 Q W の制御電極と接続されているため、第1スイッチング素子 Q W はオンする。そして、前記第1スイッチング素子 Q W に対応する画素には、対応するデータライン D L より第1スイッチング素子 Q W を通じて所定のデータ電圧が充電される。

【0065】

次いで、1 フレーム内の消去区間 T C で消去パルス P C L R が消去ライン CL に印加されると、消去ライン CL は第2スイッチング素子 Q C の制御電極と接続されているため、第2スイッチング素子 Q C はオンする。そして、前記第2スイッチング素子 Q C に対応する画素に充電されたデータ電圧が放電される。図 8 のように、前記ライトパルス P W R T により前記スキャンライン S L が動的である区間は、1 フレームを周期として有する。又、図 9 のように前記消去ライン CL が動的である区間は、1 フレームを周期として有する。

【0066】

このように 1 フレームの初期区間でライトパルス P W R T が印加されて該当画素にデータ電圧が充電された後、前記 1 フレームが終了される以前の一定区間で消去パルス P C L R が印加されて前記画素に充電されたデータ電圧を放電させることにより、動画の表示に適合したインパルス波形を形成することができる。また、動画表示特性を向上させることができる。

【0067】

以上では、1 フレーム区間でライトパルスを印加して画素にデータ電圧を充電して、前記充電されたデータ電圧を放電させるために、前記画素に一つの消去パルスを印加する方法について説明した。次に、前記データ電圧の放電速度を加速させるために、図 12 のように 1 フレーム区間で前記画素に複数の消去パルスを印加する方法について詳細に説明する。

【スキャン駆動部 2】

図 10、図 11 及び図 12 は、図 4 のスキャン駆動部の動作の他の実施例例を説明する

50

ための波形図である。

【0068】

図10、図11、及び図12に示したように、1フレーム内の記入区間TWでライトパルスPWR TがスキャンラインSLに印加されるにつれて、前記スキャンラインSLに連結された第1スイッチング素子QWはオンする。すると、前記第1スイッチング素子QWに対応する画素には対応するデータライシングDLより第1スイッチング素子QWを通じて、所定のデータ電圧が充電される。

【0069】

次いで、前記1フレーム内の消去区間TCで3つの消去パルスPCLR1、PCLR2、PCLR3が消去ラインに順次に印加される。すると、前記消去ラインに連結された第2スイッチング素子QCはオンされ、前記第2スイッチング素子QCに対応する画素に充電されたデータ電圧が図10のように放電される。このような消去パルスPCLR1、PCLR2、PCLR3を印加することにより、1フレーム周期内で3つの消去信号が出力されて、前記画素に充電されたデータ電圧の放電速度を加速化することができる。ここでは、前記消去パルスを3つ印加する場合を例として説明したが、消去パルスの個数は3つ以外の2つ、4つなど、何個でもよい。

【0070】

次に、図12の消去パルスPCLR1、PCLR2、PCLR3に対応する第2スイッチング素子QCの放電現象(図10)について、具体的に説明する。第1消去区間TC1において第1消去パルスPCLR1が消去ラインに印加される。すると、これに対応して前記消去ラインに連結された第2スイッチング素子QCはオンされ、前記第2スイッチング素子QCに対応する画素に充電されたデータ電圧が一次的に放電される。次いで、第2消去区間TC2において第2消去パルスPCLR2が消去ラインに印加される。すると、これに対応して前記消去ラインに連結された第2スイッチング素子QCはオンされ、前記第2スイッチング素子QCに対応する画素に充電されたデータ電圧が2次的に放電される。次いで、第3消去区間TC3で第3消去パルスPCLR3が消去ラインに印加される。すると、これに対応して前記消去ラインに連結された第2スイッチング素子QCはオンされ、前記第2スイッチング素子QCに対応する画素に充電されたデータ電圧が3次的に放電される。

【0071】

ここで、前記ライトパルスPWR Tにより前記スキャンラインSLが動的な区間は、1フレームを周期として有する。又、前記第1乃至第3消去パルスPCLR1、PCLR2、PCLR3により前記消去ラインが動的な区間は、1フレームを周期として有する。消去部520に3回の消去用スキャン開始信号STVCが印加されることにより前記第1乃至第3消去パルスPCLR1、PCLR2、PCLR3が発生される。つまり、前記ライトパルスPWR Tの出力から複数の消去パルスの出力は、1フレーム以内で行われる。

【0072】

このように1フレームのうちの前半の区間でライトパルスPWR Tが印加され該当画素にデータ電圧が充電された後に、前記1フレームのうちの後半の区間で消去パルスPCLRが印加されて前記画素に充電されたデータ電圧を放電するが、この放電の際に複数の消去パルスPCLRを用いることによって放電速度を加速させることができる。これにより、動画具現に適したインパルス波形を形成することができ、高速なスキャンが可能となる。また、動画表示特性を向上させることができる。

[スキャン駆動部の内部]

次に、スキャン駆動部の内部の構造と作用とを、図を用いて説明する。図13は、図4のスキャン駆動部の内部を説明するための図である。

【0073】

図4及び図13を参照すると、本発明のスキャン駆動部500-2の他の一例は、記入信号(S₁、S₂、...、S_n)を順次に出力して前記液晶パネル400のスキャンラインSLを動的にさせる記入部530と、消去信号(C₁、C₂、...、C_n)を順次

10

20

30

40

50

に出力して前記液晶パネル400の消去ラインCLを動的にさせる消去部540とを含む。

【0074】

記入部530は、一つのシフトレジスタで構成される。前記記入部530のシフトレジスタは、複数のフリップフロップ(SRC11、SRC12～SRC1N(Nは1から9までの整数)、SRC1D)が互いに連結される。例えば、各フリップフロップの出力端子OUTが次のフリップフロップの入力端子INに連結される。フリップフロップは、スキャンラインSLの個数に対応するN個のフリップフロップ(SRC11、SRC12、…、SRC1N)と一つのダミーフリップフロップ(SRC1D)とで構成されることができる。各フリップフロップは、第1入力端子IN1と、第2入力端子IN2と、出力端子OUTと、第1クロック入力端子CK1と、第2クロック入力端子CK2と、第1電源電圧端子VOFFとを有する。¹⁰

【0075】

一番目のフリップフロップ(SRC11)の入力端子IN1には、記入開始信号STVWが入力される。例えば、前記記入開始信号STVWは、垂直同期信号Vsync(図示せず)に同期されたパルスである。

【0076】

各フリップフロップの出力端子より記入信号(S₁、…、S_n)が出力される。各フリップフロップの出力端子は対応される各スキャンラインSLと連結しており、記入信号(S₁、…、S_n)は、図8又は図11で説明したライトパルスPWR²⁰Tに同期して出力される。

【0077】

例えば、奇数番目のフリップフロップ(SRC11、SRC13、SRC15、….)の第1クロック端子CK1には第1クロックCKVが提供され、第2クロック端子CK2には第2クロックCKVBが提供される。

【0078】

そして、偶数番目のフリップフロップ(SRC12、SRC14、SRC16、….)の第1クロック端子CK1には第2クロックCKVBが提供され、第2クロック端子CK2には第1クロックCKVが提供される。ここで、第1クロックCKVと第2クロックCKVBとは互いに反対の位相を有する。³⁰

【0079】

各フリップフロップ(SRC11、SRC12、SRC13、….)の各入力端子IN2と、次のフリップフロップ(SRC12、SRC13、SRC14、….)の出力端子OUTは電気的に連結されており、フリップフロップの制御第2入力端子IN2には次のフリップフロップの出力端子OUTより記入信号(S₂～S_n)が、入力信号として入力端子IN2に入力される。結果、入力端子IN2に入力される入力信号は、自分の出力信号のデューティ期間だけ遅延された信号になる。

【0080】

従って、各フリップフロップの出力信号である記入信号(S₁～S_n)は動的な区間(ハイレベル)を順次に有するように出力される。この各出力信号である記入信号(S₁～S_n)の動的な区間に従って、対応されるスキャンラインSLがオン状態となる。⁴⁰

【0081】

一方、消去部540は一つのシフトレジスタで構成される。前記消去部540のシフトレジスタは、複数のフリップフロップ(SRC21、SRC22、…、SRC2N(Nは1から9までの整数)、SRC2D)が互いに連結される。例えば、各フリップフロップの出力端子OUTが次のステージの入力端子IN1に連結される。フリップフロップは、スキャンラインSLに対応するN個のフリップフロップ(SRC21、SRC22、…、SRC2N)と一つのダミーステージSRC2Dとで構成される。各フリップフロップは、第1入力端子IN1と、第2入力端子IN2と、出力端子OUTと、第1クロック入力端子CK1と、第2クロック入力端子CK2と、第1電源電圧端子VOFFとを⁵⁰

有する。

【0082】

一番目のフリップフロップ (SRC21) の入力端子IN1には、消去開始信号STV
Cが入力される。前記消去開始信号STVCは、垂直同期信号Vsync (図示せず) か
ら一定期間遅延されたパルスである。即ち、前記消去開始信号STVCは、垂直同期信号
Vsync (図示せず) と同期している記入開始信号STVWから一定時間遅延された、
位相の異なるパルスである。前記消去開始信号STVCは、図9のように1フレーム間に
1回のパルスが入力されることもでき、また、画素に充電されたデータ電圧の放電を加速
化するために図12のように1フレーム間に複数個のパルスが入力されることもできる。

【0083】

各フリップフロップの出力端子より、出力信号である消去信号 (C₁、...、C_n)
が出力される。各フリップフロップの出力端子は、対応される各消去ラインCLと連結
しており、消去信号C₁、...、C_nは、図9又は図12で説明した消去パルスPC
LRに同期して出力される。

【0084】

例えば、奇数番目のフリップフロップ (SRC21、SRC23、SRC25...) の第1クロック端子CK1には第1クロックCKVが提供され、第2クロック端子CK2には第2クロックCKVBが提供される。

【0085】

そして、偶数番目のフリップフロップ (SRC22、SRC24、SRC26,...) の第1クロック端子CK1には第2クロックCKVBが提供され、第2クロック端子CK2には第1クロックCKVが提供される。ここで、第1クロックCKVと第2クロックCKVBとは互いに反対の位相を有する。

【0086】

各フリップフロップ (SRC21、SRC22、SRC23,...) の各第2入力端子IN2と、次のフリップフロップ (SRC22、SRC23、SRC24,...) の出力端子OUTは電気的に連結されており、フリップフロップの第2入力端子IN2には次のフリップフロップの出力端子OUTより出力信号である消去信号 (C₁ ~ C_n)
が、入力信号として入力端子IN2に入力される。結果、入力端子IN2に入力される入
力信号は、自分の出力信号のデューティ期間だけ遅延された信号になる。

【0087】

従って、各フリップフロップの出力信号である消去信号 (C₁ ~ C_n) が動的な区間 (ハイレベル) を順次に有するように出力される。この各出力信号である消去信号 (C₁ ~ C_n) の動的な区間 (ハイレベル) で対応される消去ラインがオンして画素に充電された
データ電圧を放電させる。また、1フレーム間に複数個の消去開始信号STVCが入力さ
れると、一つの消去ラインにおいて1フレーム間に複数個の出力信号である消去信号 (C₁ ~ C_n) が印加される。

【0088】

また、印刷回路基板 (図示せず) と、ドライバーIC (図示せず) とを搭載して、前記
印刷回路基板と液晶パネル400のスキャンラインSLとの間に連結された延性印刷回路
基板 (図示せず) に、2列のシフトレジスタで具現されるスキャン駆動部500-2を形
成することができる。または、直接液晶パネル400上に2列のシフトレジスタで具現さ
れるスキャン駆動部500-2を形成することもできる。

<第2実施例>

[液晶表示装置]

次に、本発明の第2実施例による液晶表示装置を、図を用いて詳細に説明する。図14
は、本発明の第2実施例による液晶表示装置の図である。特に、液晶パネル400の両側
にはスキャン駆動部が具備され、同一の単位画素に2個のスキャン駆動部が連結された液
晶表示装置を図示する。

【0089】

10

20

30

40

50

図14を参照すると、本発明の第2実施例による液晶表示装置は、タイミング制御部100と、データ駆動部200と、電圧発生部300と、液晶パネル400と、第1スキャン駆動部600と、第2スキャン駆動部700とを含む。

【0090】

タイミング制御部100は、第1画像信号98と前記第1画像信号98の出力のための第1タイミング信号99とを外部から提供され、第2画像信号101と前記第2画像信号101の出力のための第2タイミング信号102とをデータ駆動部200に提供する。また、タイミング制御部100は、第3タイミング信号103を電圧発生部300に提供し、第4タイミング信号STVWL及び第5タイミング信号STVCLを第1スキャン駆動部600に提供し、第6タイミング信号STVWR及び第7タイミング信号STVCRを第2スキャン駆動部700に提供する。
10

【0091】

データ駆動部200は、タイミング制御部100より提供された前記第2タイミング信号102に基づいて前記第2画像信号101をアナログ変換し、変換されたアナログ信号を画像信号として液晶パネル400に出力する。

【0092】

電圧発生部300は、タイミング制御部100より第3タイミング信号103を提供されて、ゲートオン電圧VONとゲートオフ電圧VOFFとを第1スキャン駆動部600と第2スキャン駆動部700とに提供し、共通電極電圧VCOMを液晶パネル400に提供する。
20

【0093】

液晶パネル400は、複数のデータラインDL、前記データラインDLに絶縁交差される複数のスキャンラインSL、前記データラインDLに絶縁交差する複数の消去ラインCL、前記データラインDLとスキャンラインSLと消去ラインCLとにより定義される領域に形成された第1画素430及び第2単位画素440を含む。第1単位画素430は図14の液晶パネル400中において左側領域に形成されており、第2単位画素440は図14の液晶パネル400中において右側領域に形成される。

【0094】

第1スキャン駆動部600は、タイミング制御部100から提供されるCPV(図示せず)、L/R(図示せず)、電圧発生部300から提供されるゲートオン電圧VON及びゲートオフ電圧VOFF、バイアス電圧VDD、GNDに基づいて、前記画素を活性化させる記入信号(S1₁、...、S1₄、...、S1_n)をスキャンラインSLに出力する第1活性部(請求項1～14中の第1駆動部に相当)と、前記画素を非活性化させる消去信号(C1₁、...、C1₄、...、C1_n)を消去ラインCLに出力する第1非活性化部(請求項1～14中の第2駆動部に相当)とを含む。ここで、前記CPVは、次のスキャンラインSLの選択を制御する信号であり、L/Rはスキャン駆動部500の記入部のシフトレジスタの出力方向を制御する信号である。
30

【0095】

具体的に、前記第1活性化部は前記第4タイミング信号STVWLに基づいて、前記液晶パネル400の第1単位画素430に前記記入信号(S1₁、...、S1₄、...、S1_n)を出力し、前記第1非活性化部は前記第5タイミング信号STVCLに基づいて、前記液晶パネル400の第1単位画素430に前記消去信号(C1₁、...、C1₄、...、C1_n)を出力する。
40

【0096】

例えば、前記記入信号(S1₁、...、S1₄、...、S1_n)のローレベルとはゲートオフ電圧VOFFに対応するレベルであり、ハイレベルとはゲートオン電圧VONに対応するレベルである。また、前記消去信号(C1₁、...、C1₄、...、C1_n)のローレベルとはゲートオフ電圧VOFFに対応するレベルであり、ハイレベルとはゲートオン電圧VONに対応するレベルである。

【0097】

10

20

30

40

50

第2スキャン駆動部700は、タイミング制御部100から提供されるCPV(図示せず)及びL/R(図示せず)、電圧発生部300から提供されるゲートオン電圧VON及びゲートオフ電圧VOFF、バイアス電圧VDD、GNDに基づいて、前記画素を活性化させる記入信号(S2₁、S2₂、...、S2_n)をスキャンラインSLへ出力する第2活性部(請求項1～14中の第3駆動部に相当)と、前記画素を非活性化させる消去信号(C2₁、C2₂、...、C2_n)を消去ラインCLへ出力する第2非活性化部(請求項1～14中の第4駆動部に相当)とを含む。

【0098】

具体的に、前記第2活性化部は前記第6タイミング信号STVWRに基づいて、前記液晶パネル400の第2単位画素440に前記記入信号(S2₁、S2₂、...、S2_n)を出力して、前記第2単位画素440に画像信号を充電させる。そして、前記第2非活性化部は、前記第7タイミング信号STVCRに基づいて、前記液晶パネル400の第2単位画素440に前記消去信号(C2₁、C2₂、...、C2_n)を出力して、前記第2単位画素440に充電された画像信号を放電させる。

【0099】

例えば、前記記入信号(S2₁～S2₂～S2_n)のローレベルとはゲートオフ電圧VOFFに対応するレベルであり、ハイレベルはとゲートオン電圧VONに対応するレベルである。また、前記消去信号(C2₁～C2₂～C2_n)のローレベルとはゲートオフ電圧VOFFに対応するレベルであり、ハイレベルとはゲートオン電圧VONに対応するレベルである。

【0100】

このように、第2実施例では前記した記入部と消去部とを有するスキャンドライバーを2つ具備してディスプレイパネルの一側及び他側にそれぞれ配置している。これによってスキャンラインや消去ラインの配線を減らすことができるので、大型な表示装置にも適用することができる。

[スキャン駆動部]

次に、図15は、図14のスキャン駆動部の一例を説明するための図である。

【0101】

図15を参照すると、本発明の第2実施例による第1スキャン駆動部600は、記入信号(S1₁、...、S1_q、S1_{q+1}、...)を順次に出力して前記スキャンラインSLを動的にさせる第1記入部610と、消去信号(C1₁、...、C1_q、C1_{q+1}、...)を順次に出力して前記消去ラインCLを動的にさせる第1消去部620とを含む。第2スキャン駆動部700は、記入信号(S2₁、...、S2_q、S2_{q+1}、...)を順次に出力して前記スキャンラインSLを動的にさせる第2記入部710と、消去信号(C2₁、...、C2_q、C2_{q+1}、...)を順次に出力して前記消去ラインCLを動的にさせる第2消去部720とを含む。

【0102】

第1記入部610は、第1シフトレジスタ612と、第1レベルシフター614と、第1出力バッファ616とを一つのユニットとする多数のサブ記入部を含む。前記サブ記入部のそれぞれは、液晶パネル400に具備されるスキャンラインSLを動的にさせる記入信号(S1₁、...、S1_q、S1_{q+1}、...)を順次に出力する。

【0103】

第1消去部620は、第2シフトレジスタ622と、第2レベルシフター624と、第2出力バッファ626とを一つのユニットとする多数のサブ消去部を含む。前記サブ消去部のそれぞれは、液晶パネル400に具備される消去ラインCLを動的にさせる消去信号(C1₁、...、C1_q、C1_{q+1}、...)を順次に出力する。

【0104】

第2記入部710は、第1シフトレジスタ712と、第1レベルシフター714と、第1出力バッファ716とを一つのユニットとする多数のサブ記入部を含む。前記サブ記入部のそれぞれは、液晶パネル400に具備されるスキャンラインSLを動的にさせる記

10

20

30

40

50

入信号 ($S_{2_1}, \dots, S_{2_q}, S_{2_{q+1}}, \dots$) を順次に出力する。

【0105】

第2消去部720は、第2シフトレジスタ722と、第2レベルシフター724と、第2出力バッファー726とを一つのユニットとする多数のサブ消去部を含む。前記サブ消去部のそれぞれは、液晶パネル400に具備される消去ラインCLを動的にさせる消去信号 ($C_{2_1}, \dots, C_{2_q}, C_{2_{q+1}}, \dots$) を順次に出力する。これらにより、表示装置の動画表示特性を向上させることができる。尚、シフトレジスタ内部に関する構造及び作用に関しては、[スキャン駆動部の内部]に記載している内容と同様なため、省略する。

【第3実施例】

10

【液晶表示装置】 図16は、本発明の第3実施例による液晶表示装置を説明するための図である。特に、この実施例の液晶表示装置では、液晶パネルの両側のそれぞれには第3スキャン駆動部800と第4スキャン駆動部900とが具備されている。そして、それぞれのスキャン駆動部には、互いに異なる単位画素が連結されている。

【0106】

図16を参照すると、本発明の他の実施例による液晶表示装置は、タイミング制御部100と、データ駆動部200と、電圧発生部300と、液晶パネル400と、第3スキャン駆動部800と、第4スキャン駆動部900とを含む。

【0107】

タイミング制御部100は、第1画像信号98と、前記第1画像信号98の出力のための第1タイミング信号99とを外部から提供され、第2画像信号101と前記第2画像信号101の出力のための第2タイミング信号102とをデータ駆動部200に提供する。また、タイミング制御部100は、第3タイミング信号103を電圧発生部300に提供し、第4及タイミング信号STVWL'及び第5タイミング信号STVCL'を第3スキャン駆動部800に提供し、第6タイミング信号STVWR'及び第7タイミング信号STVCR'を第4スキャン駆動部900に提供する。

20

【0108】

データ駆動部200は、タイミング制御部100より提供された前記第2タイミング信号102に基づいて前記第2画像信号101をアナログ変換し、変換されたアナログ信号を画像信号として液晶パネル400に出力する。

30

【0109】

電圧発生部300は、タイミング制御部100より第3タイミング信号103を提供されて、ゲートオン電圧VONとゲートオフ電圧VOFFとを第3スキャン駆動部800及び第4スキャン駆動部900に提供し、共通電極電圧VCOMを液晶パネル400に提供する。尚、第3実施例では、前記した記入部と消去部とを有するスキャンドライバーを2つ具備してディスプレイパネルの一側及び他側にそれぞれ配置されている。これによって、スキャンラインや消去ラインの配線を減らすことができるので、大型な表示装置にも適用することができる。

【0110】

液晶パネル400は、複数のデータラインDL、前記データラインに絶縁交差される複数のスキャンラインSL、前記データラインDLに絶縁交差する複数の消去ラインCL、前記データラインDLとスキャンラインSLと消去ラインCLとにより定義される領域に形成された第3単位画素450 (請求項14以降の第1画素に相当) 及び第4単位画素460 (請求項14以降の第2画素に相当) を含む。第3単位画素450は、奇数番目のスキャンライン ($S_1, S_3, \dots, S_q, \dots, S_{n-1}$) 及び奇数番目の消去ライン ($C_1, C_3, \dots, C_q, \dots, C_{n-1}$) に対応する領域により形成される。また、第2単位画素400は、偶数番目のスキャンライン ($S_2, S_4, \dots, S_{q+1}, \dots, S_n$) 及び偶数番目の消去ライン ($C_2, C_4, \dots, C_{q+1}, \dots, C_n$) に対応する領域により形成される。

40

【0111】

50

第3スキャン駆動部800(請求項14以降の第1スキャン駆動部に相当)は、タイミング制御部100から提供されるCPV(図示せず)、L/R(図示せず)、電圧発生部300から提供されるゲートオン電圧VON及びゲートオフ電圧VOFF、バイアス電圧VDD(図示せず)、GNDに基づいて、奇数番目の画素を活性化させる記入信号(S₁、S₃、...、S_n、...、S_{n-1})を出力する第3活性部(請求項14以降の第1駆動部に相当)と、奇数番目の画素を非活性化させる消去信号(C₁、C₃、...、C_n、...、C_{n-1})を出力する第3非活性化部(請求項14以降の第2駆動部に相当)とを含む。

【0112】

前記第3活性化部は、タイミング制御部100より提供される前記第4タイミング信号STVWL'に基づいて、前記液晶パネル400の第3単位画素450に奇数番目の記入信号(S₁、S₃、...、S_n、...、S_{n-1})(請求項14以降の第1制御信号に相当)を出力する。そして、画像信号を前記第3単位画素450に充電する。前記第3非活性化部は、タイミング制御部100より提供される前記第5タイミング信号STVC'L'に基づいて、前記液晶パネル400の第3単位画素450に奇数番目の消去信号(C₁、C₃、...、C_n、...、C_{n-1})(請求項14以降の第2制御信号に相当)を出力する。そして、第1単位画素450に充電された画像信号を放電する。

【0113】

例えば、奇数番目の記入信号(S₁、S₃、...、S_n、...、S_{n-1})のローレベルとはゲートオフ電圧VOFFに対応するレベルであり、ハイレベルとはゲートオン電圧VONに対応するレベルである。また、奇数番目の消去信号(C₁、C₃、...、C_n、...、C_{n-1})のローレベルとはゲートオフ電圧VOFFに対応するレベルであり、ハイレベルとはゲートオン電圧VONに対応するレベルである。

【0114】

第4スキャン駆動部900(請求項14以降の第2スキャン駆動部に相当)は、タイミング制御部100から提供されるCPV(図示せず)、L/R(図示せず)、電圧発生部300から提供されるゲートオン電圧VON及びゲートオフ電圧VOFF、バイアス電圧VDD(図示せず)、GNDに基づいて、偶数番目の画素を活性化させる記入信号(S₂、S₄、...、S_{n+1}、...、S_n)(請求項14以降の第3制御信号に相当)を出力する第4活性部(請求項14以降の第3駆動部に相当)と、偶数番目の画素を非活性化させる消去信号(C₂、C₄、...、C_{n+1}、...、C_n)(請求項14以降の第4制御信号に相当)を出力する第4非活性化部(請求項14以降の第4駆動部に相当)とを含む。

【0115】

前記第4活性化部は、タイミング制御部100より提供される前記第6タイミング信号STVWR'に基づいて、前記液晶パネル400の第4単位画素460に偶数番目の前記記入信号(S₂、S₄、...、S_{n+1}、...、S_n)を出力する。そして、画像信号を第4単位画素460に充電させる。また、前記第4非活性化部は、タイミング制御部100より提供される前記第7タイミング信号STVCR'に基づいて、前記液晶パネル400の第4単位画素460に偶数番目の前記消去信号(C₂、C₄、...、C_{n+1}、...、C_n)を出力する。そして、第4単位画素460に充電された画像信号を放電させる。

【0116】

例えば、偶数番目の前記記入信号(S₂、S₄、...、S_{n+1}、...、S_n)のローレベルとはゲートオフ電圧VOFFに対応するレベルであり、ハイレベルとはゲートオン電圧VONに対応するレベルである。そして、偶数番目の前記消去信号(C₂、C₄、...、C_{n+1}、...、C_n)のローレベルとはゲートオフ電圧VOFFに対応するレベルであり、ハイレベルとはゲートオン電圧VONに対応するレベルである。

【0117】

ここで、第3スキャン駆動部800より出力される奇数番目の記入信号(S₁、S₃、...、S_{n-1})を出力する。

...、 S_1 、...、 S_{n-1}) と第4スキャン駆動部 900 より出力される偶数番号の記入信号 (S_2 、 S_4 、...、 S_{n+1} 、...、 S_n) は、互いに異なるタイミングで出力されることができる。

【0118】

【スキャン駆動部】 次に、第3及び第4スキャン駆動部の内部について、図を用いて詳細に説明する。図17は、図16の第3及び第4スキャン駆動部の一例を説明するための図である。図17を参照すると、本発明の他の実施例による第3スキャン駆動部 800 は、奇数番目の記入信号 (S_1 、 S_3 、...、 S_{n-1}) を順次に出力して前記スキャンライン SL を動的にさせる第3記入部 810 と、奇数番目の消去信号 (C_1 、 C_3 、...、 C_{n-1}) を順次に出力して前記消去ライン CL を動的にさせる第3消去部 820 とを含む。第4スキャン駆動部 900 は、偶数番目の記入信号 (S_2 、 S_4 、...、 S_{n+1} 、...、 S_n) を順次に出力して前記スキャンライン SL を動的にさせる第4記入部 910 と、偶数番目の消去信号 (C_2 、 C_4 、...、 C_{n+1} 、...、 C_n) を順次に出力して前記消去ライン CL を動的にさせる第4消去部 920 とを含む。

【0119】

第3記入部 810 は、第1シフトレジスタ 812 と、第1レベルシフター 814 と、第1出力バッファー 816 とを一つのユニットとする多数のサブ記入部を含む。前記サブ記入部のそれぞれは、液晶パネル 400 に具備される奇数番目のスキャンライン SL を動的にさせる記入信号 (S_1 、 S_3 、...、 S_{n-1}) を順次に出力する。

10

【0120】

第3消去部 820 は、第2シフトレジスタ 822 と、第2レベルシフター 824 と、第2出力バッファー 826 とを一つのユニットとする多数のサブ消去部を含む。前記サブ消去部のそれぞれは、液晶パネル 400 に具備される奇数番目の消去ライン CL を動的にさせる消去信号 (C_1 、 C_3 、...、 C_{n-1}) を順次に出力する。

20

【0121】

第2記入部 910 は、第1シフトレジスタ 912 と、第1レベルシフター 914 と、第1出力バッファー 916 とを一つのユニットとする多数のサブ記入部を含む。前記サブ記入部のそれぞれは、液晶パネル 400 に具備される偶数番目のスキャンライン SL を動的にさせる記入信号 (S_2 、 S_4 、...、 S_{n+1} 、...、 S_n) を順次に出力する。

30

【0122】

第2消去部 920 は、第2シフトレジスタ 922 と、第2レベルシフター 924 と、第2出力バッファー 926 とを一つのユニットとする多数のサブ消去部を含む。前記サブ消去部のそれぞれは、液晶パネル 400 に具備される偶数番目の消去ライン CL を動的にさせる消去信号 (C_2 、 C_4 、...、 C_{n+1} 、...、 C_n) を順次に出力する。これらにより、表示装置の動画表示特性を向上させることができる。尚、シフトレジスタ内部に関する構造及び作用に関しては、【スキャン駆動部の内部】に記載している内容と同様なため、省略する。

【0123】

以上では、表示装置の一例として液晶表示装置を説明したが、本発明における表示装置は、アクティブマトリックスパネルを採用するプラズマパネル表示装置 (PDP) や、有機電界発光表示装置 (AMOLED) 等のように、多様な表示装置にも適用できる。

40

【0124】

以上で説明したように、本発明によると、表示装置に採用されるスキャン駆動部にディスプレイパネルの画素を活性化させる記入部と、前記画素を非活性化させる消去部とを具備することにより、表示装置の動画表示特性を向上させることができる。

【0125】

又、前記した記入部と消去部とを有するスキャンドライバーをディスプレイパネルの一側に配置することにより、ディスプレイパネルのサイズを小さくすることができ、前記スキャンドライバーが搭載されたドライバー IC をディスプレイパネルに付着する工程数を

50

減らすことができる。これにより製造費用を節減が実現する。

【0126】

又、前記した記入部と消去部とを有するスキャンドライバーを2つ具備してディスプレイパネルの一側及び他側にそれぞれ配置することにより、スキャンラインや消去ラインの配線を減らすことができるので、大型な表示装置にも適用することができる。

【0127】

そして1フレームの初期区間でライトパルスPWR Tが印加されて該当画素にデータ電圧が充電された後、前記1フレームが終了される以前の一定区間で消去パルスPCLRが印されて前記画素に充電されたデータ電圧を放電させる。これにより、動画の表示に適合したインパルス波形を形成することができる。さらには、消去パルスを複数個とすることにより、1フレーム周期内に複数の消去信号が出力され、前記画素に充電されたデータ電圧の放電速度を加速することができる。これは、動画の表示特性向上にもつながる。

【0128】

以上、添付の図面を参照して本発明の実施例について詳細に説明したが、これは本発明の例示にすぎず、本発明が属する技術分野において通常の知識を有するものであればこれによる様々な変形および均等な他の実施例が可能である。よって、本発明の眞の技術的保護範囲は添付された特許請求の範囲の技術的思想によって決まらなければならない。

【図面の簡単な説明】

【0129】

【図1】液晶表示装置の単位画素の等価回路図

20

【図2】図1の単位画素の動作の波形図

【図3】図1の単位画素の動作の波形図

【図4】本発明の第一実施例による液晶表示装置の図

【図5】図4の液晶表示装置の単位画素の等価回路図

【図6】図4のスキャン駆動部の一例の図

【図7】図4のスキャン駆動部の動作の一例の波形図

【図8】図4のスキャン駆動部の動作の一例の波形図

【図9】図4のスキャン駆動部の動作の一例の波形図

【図10】図4のスキャン駆動部の動作の他の例の波形図

30

【図11】図4のスキャン駆動部の動作の他の例の波形図

【図12】図4のスキャン駆動部の動作の他の例の波形図

【図13】図4のスキャン駆動部の内部の図

【図14】本発明の第2実施例による液晶表示装置の図

【図15】図14のスキャン駆動部の一例の図

【図16】本発明の第3実施例による液晶表示装置の図

【図17】図16の第1スキャン駆動部及び第2スキャン駆動部の一例の図

【符号の説明】

【0130】

98 第1画像信号

40

99 第1タイミング信号

100 タイミング制御部

101 第2画像信号

102 第2タイミング信号

103 第3タイミング信号

200 データ駆動部

300 電圧発生部

400 液晶パネル

410 単位画素

430 第1単位画素

440 第2単位画素

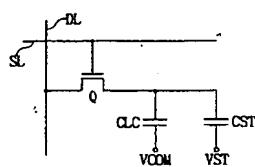
50

450 第3単位画素
460 第4単位画素
500 スキャン駆動部
510、530 記入部
512、612、712 第1シフトレジスタ
514、614、714 第1レベルシフター
516、616、716 第1出力バッファー
520、540 消去部
522、622、722 第2シフトレジスタ
524、624、724 第2レベルシフター
526、626、726 第2出力バッファー
600 第1スキャン駆動部
610 第1記入部
620 第2消去部
700 第2スキャン駆動部
710 第2記入部
720 第2消去部
800 第3スキャン駆動部
900 第4スキャン駆動部
CLC 液晶キャパシタ
CST ストレージキャパシタ
CL 消去ライン
DL データライン
SL スキャンライン
Q スイッチング素子
QC 第2スイッチング素子
QW 第1スイッチング素子

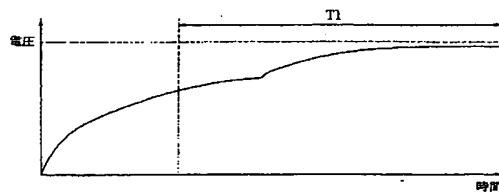
10

20

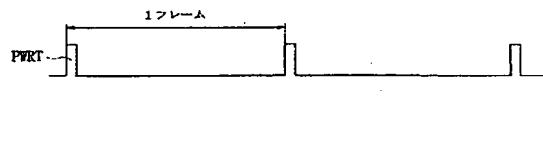
【図 1】



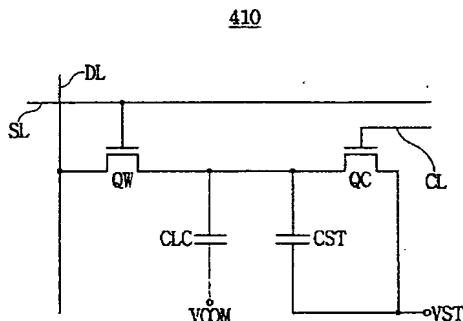
【図 2】



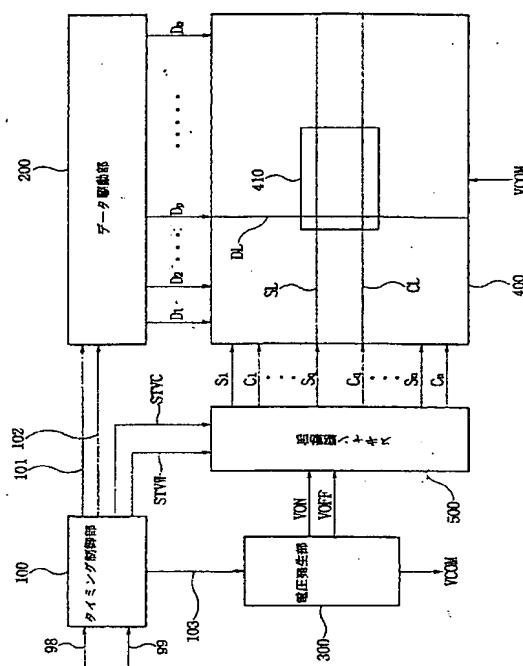
【図 3】



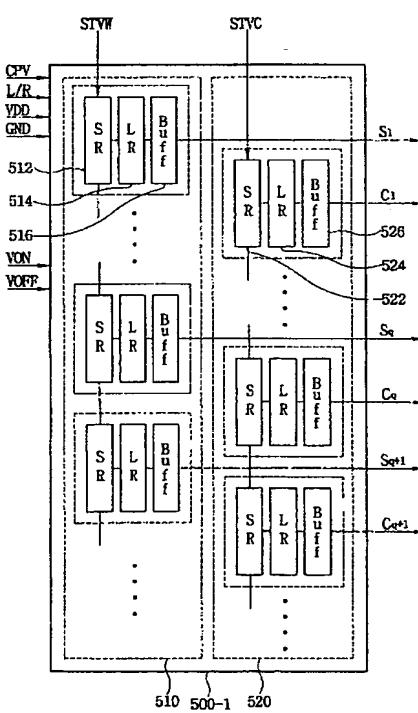
【図 5】



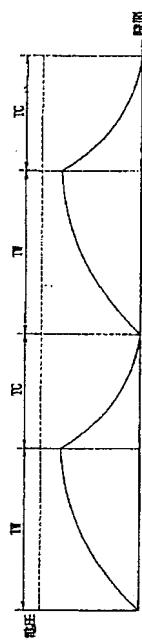
【図 4】



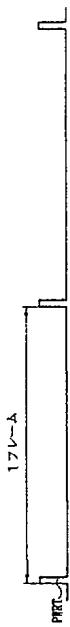
【図 6】



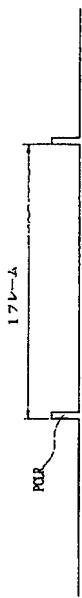
【図 7】



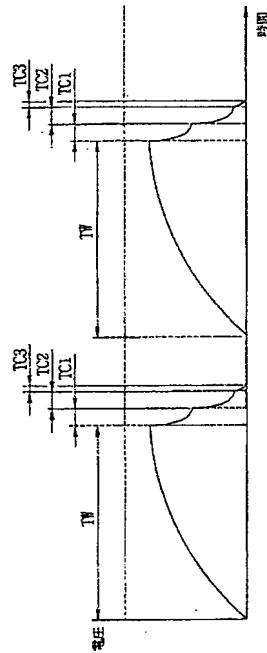
【図 8】



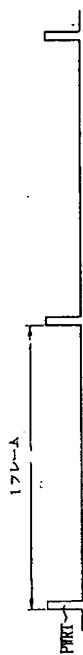
【図 9】



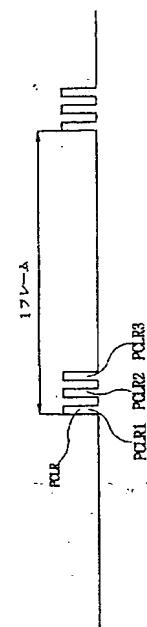
【図 10】



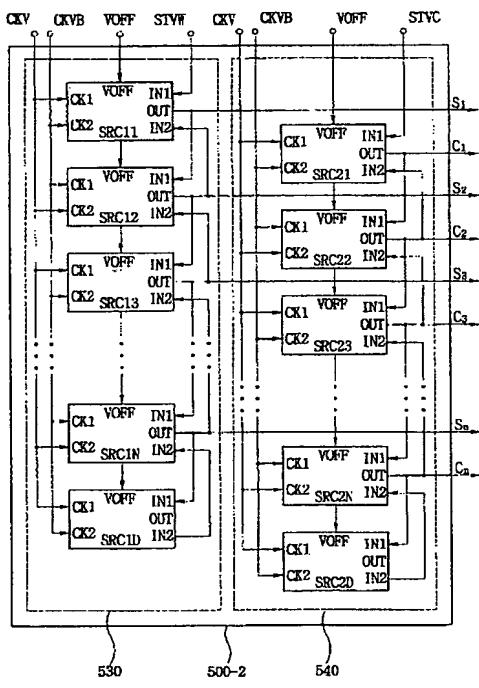
【図 1 1】



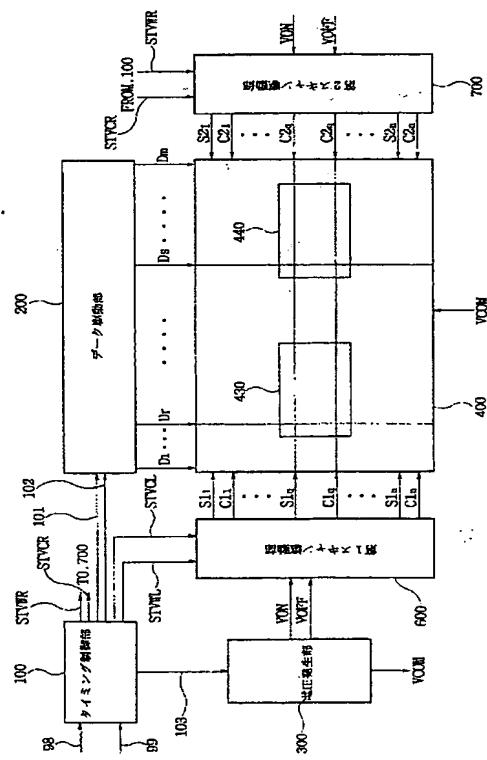
【図 1 2】



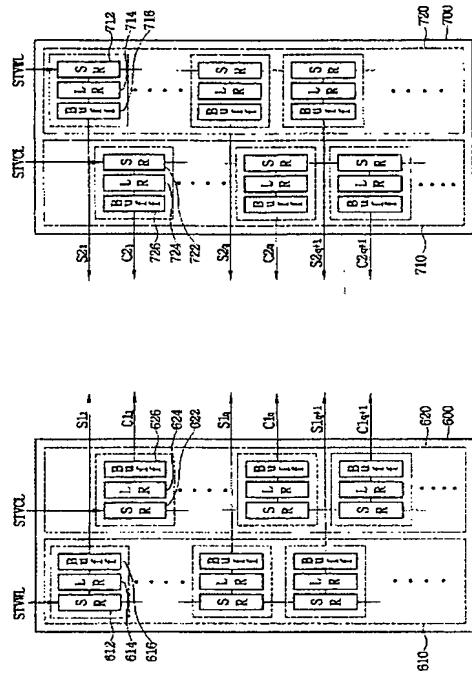
【図 1 3】



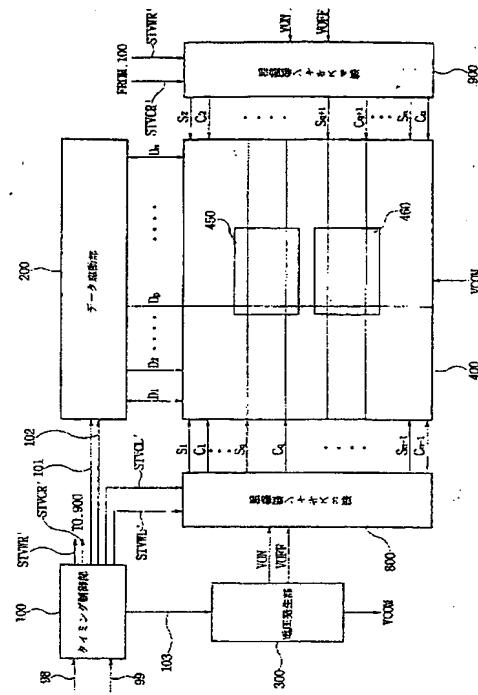
【図 1 4】



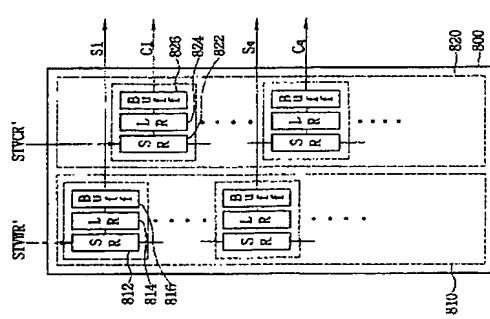
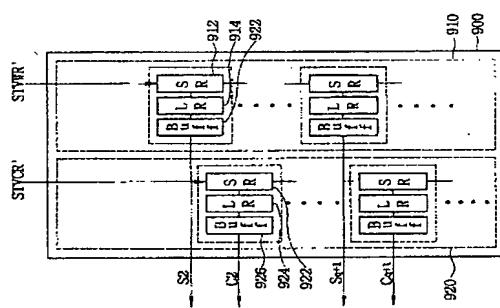
[図 15]



[図 16]



[図 17]



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 09 G 3/20 641 R
G 09 G 3/20 660 V

(72)発明者 文 檜 植

大韓民国京畿道華城市台安邑半月里860番地新靈通現代アパート301棟1203号

(72)発明者 金 相 洙

大韓民国ソウル特別市江南区道谷洞467-17タワーバラスF棟3104号

F ターム(参考) 2H093 NA41 NC16 NC22 NC34 NC35 NC42 ND07 ND32 ND53 ND54

NE06 NH15 NH16

5C006 AF42 AF44 AF71 BB16 BC06 BF03 BF25 BF37 BF46 FA14

FA16 FA29 FA34

5C080 AA10 BB05 DD05 DD08 EE19 FF11 JJ02 JJ03 JJ04

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.